



<http://dx.doi.org/10.35596/1729-7648-2026-24-4-16-21>

УДК 621.382

ВЛИЯНИЕ НИТРИДИЗАЦИИ ОКСИДА КРЕМНИЯ ИМПУЛЬСНОЙ ФОТОННОЙ ОБРАБОТКОЙ НА ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ ЭЛЕКТРОННОЙ КОМПОНЕНТНОЙ БАЗЫ КМОП ИНТЕГРАЛЬНЫХ СХЕМ

Н. С. КОВАЛЬЧУК, Д. В. ШЕСТОВСКИЙ, Я. А. СОЛОВЬЁВ, В. А. ПИЛИПЕНКО

ОАО «ИНТЕГРАЛ» – управляющая компания холдинга «ИНТЕГРАЛ» (Минск, Республика Беларусь)

Аннотация. Изучено влияние нитридации импульсной фотонной обработкой в среде азота слоев оксида кремния, полученных термическим окислением, на электрофизические характеристики транзисторов и конденсаторов со структурой металл–оксид–полупроводник. Слои оксида кремния толщиной 7,7 и 35,0 нм получали окислением подложек монокристаллического кремния в сухом кислороде. Нитридизацию слоев проводили путем нагрева подложек в среде азота до температуры 1150 °С в течение 7 с импульсом некогерентного излучения постоянной мощности от кварцевых галогенных ламп, направленным на нерабочую сторону кремниевой подложки. При исследовании вольт-амперных и вольт-фарадных характеристик на тестовых элементах со структурой металл–оксид–полупроводник установлено, что нитридизация импульсной фотонной обработкой приводит в результате перестройки структуры оксидного слоя, его уплотнения, а также снижения плотности зарядовых состояний от 1,5 до 4 раз к уменьшению тока утечки затвора от 3,3 до 7 раз, увеличению напряжения пробоя затвора в 1,05 раза, уменьшению сдвига порогового напряжения при термополевых испытаниях от 1,3 до 1,6 раза и к увеличению заряда пробоя на 9–13 %. Полученные результаты могут быть использованы на предприятиях микроэлектронной отрасли при изготовлении изделий электронной техники со структурами металл–оксид–полупроводник.

Ключевые слова: оксид кремния, нитридизация, импульсная фотонная обработка, структура металл–оксид–полупроводник, вольт-амперная характеристика, вольт-фарадная характеристика.

Конфликт интересов. Авторы заявляют об отсутствии конфликта интересов.

Для цитирования. Влияние нитридации оксида кремния импульсной фотонной обработкой на электрические параметры электронной компонентной базы КМОП интегральных схем / Н. С. Ковальчук [и др.] // Доклады БГУИР. 2026. Т. 24, № 4. С. 16–21. <http://dx.doi.org/10.35596/1729-7648-2026-24-4-16-21>.

THE INFLUENCE OF SILICON OXIDE NITRIDATION BY PULSED PHOTON PROCESSING ON THE ELECTRICAL PARAMETERS OF THE ELECTRONIC COMPONENT BASE OF CMOS INTEGRATED CIRCUITS

NATALIA KOVALCHUK, DMITRY SHESTOVSKY, JAROSLAV SOLOVJOV,
VLADIMIR PILIPENKO

JSC “INTEGRAL” – Manager Holding Company “INTEGRAL” (Minsk, Republic of Belarus)

Abstract. The effect of nitridation of silicon oxide layers obtained by thermal oxidation by pulsed photon treatment in a nitrogen atmosphere on the electrical characteristics of transistors and capacitors with a metal-oxide-semiconductor structure was studied. Silicon oxide layers with thicknesses of 7.7 and 35.0 nm were obtained by oxidizing single-crystal silicon substrates in dry oxygen. Nitridization of the layers was achieved by heating the substrates in a nitrogen atmosphere to a temperature of 1150 °C for 7 s using a pulse of incoherent radiation of constant power from quartz halogen lamps directed at the non-working side of the silicon substrate. In a study of the current-voltage and capacitance-voltage characteristics of test elements with a metal-oxide-semiconductor structure, it was found that nitridation by pulsed photon treatment leads, as a result of the restructuring of the oxide layer,

its compaction, and a decrease in the density of charge states from 1.5 to 4 times, to a decrease in the gate leakage current from 3.3 to 7 times, an increase in the gate breakdown voltage by 1.05 times, a decrease in the threshold voltage shift during thermal field tests from 1.3 to 1.6 times and an increase in the breakdown charge by 9–13 %. The obtained results can be used in enterprises of the microelectronics industry in the manufacture of electronic products with metal-oxide-semiconductor structures.

Keywords: silicon oxide, nitridization, pulsed photon processing, metal-oxide-semiconductor structure, current-voltage characteristic, capacitance-voltage characteristic.

Conflict of interests. The authors declare that there is no conflict of interests.

For citation. Kovalchuk N., Shestovsky D., Solovjov Ja., Pilipenko V. (2026) The Influence of Silicon Oxide Nitridation by Pulsed Photon Processing on the Electrical Parameters of the Electronic Component Base of CMOS Integrated Circuits. *Doklady BGUIR*. 24 (4), 16–21. <http://dx.doi.org/10.35596/1729-7648-2026-24-4-16-21> (in Russian).

Введение

Тонкие слои оксида кремния в технологии интегральных схем с комплементарной структурой металл-оксид-полупроводник (КМОП) выполняют важную функцию, выступая в качестве подзатворного и конденсаторного диэлектрика [1]. Нитридизация или насыщение таких слоев азотом позволяет улучшить их однородность по толщине, повысить устойчивость к захвату горячих носителей, а также подавить перераспределение бора в сформированных областях *p*-типа проводимости стока/истока [2–4]. Данного рода модификация слоев оксида кремния путем импульсной фотонной обработки (ИФО) в азотсодержащей атмосфере сопровождается уменьшением в них плотности дефектов структурного и примесного характера [5].

В [6, 7] показано, что ИФО в среде азота слоев оксида кремния, полученных термическим окислением, за счет улучшения их структурного совершенства приводит к уменьшению в них плотности зарядовых состояний и тока утечки в МОП-структурах с их использованием. Кроме того, нитридизация слоев оксида кремния ИФО в азоте за счет уплотнения структуры оксида кремния и образования связей Si–N увеличивает время наработки на отказ МОП-конденсаторов [8]. Вопрос влияния ИФО в азотной атмосфере слоев оксида кремния, сформированных методом термического окисления, на электрофизические параметры электронной компонентной базы в КМОП-структурах требует дополнительного изучения.

В статье рассмотрено влияние нитридизации ИФО в среде азота слоев оксида кремния, полученных термическим окислением, на электрофизические характеристики МОП транзисторных и конденсаторных структур КМОП интегральных схем.

Методика проведения эксперимента

Изучение электрофизических характеристик проводили на тестовых структурах МОП-конденсаторов, а также *n*- и *p*-канальных МОП-транзисторов (рис. 1), сформированных на подложках монокристаллического кремния КДБ 10 (100) диаметром 200 мм. Слои оксида кремния толщиной 7,7 нм для МОП-конденсаторов и 35,0 нм для МОП-конденсаторов и МОП-транзисторов получали термическим окислением кремния в сухом кислороде при температурах 900 и 1000 °С в течение 35 и 30 мин соответственно. Нитридизацию слоев проводили путем нагрева подложек в среде азота до температуры 1150 °С в течение 7 с импульсом некогерентного излучения постоянной мощности от кварцевых галогенных ламп, направленным на нерабочую сторону кремниевой подложки.

Электрофизические параметры МОП-структур исследовали путем анализа их вольт-амперных характеристик (ВАХ) и вольт-фарадных характеристик (ВФХ), полученных с помощью комплекса B1500 (Agilent, США) с зондовой станцией Summit 11000 AP (Cascade, США) [9]. С помощью ВАХ определяли напряжение пробоя диэлектрика и его ток утечки, сдвиг порогового напряжения при термополевых испытаниях, заряд пробоя диэлектрика. Напряжение пробоя диэлектрика определяли при заземленном стоке и истоке МОП-транзисторов путем подачи на затвор напряжения от 0 до 100 В с шагом 1 В для *n*-канальных транзисторов и от 0 до (–100) В с шагом (–1) В для *p*-канальных транзисторов. Ток утечки диэлектрика измеряли при напряжении на затворе *n*-канального транзистора 20 и (–20) В – для *p*-канального транзистора.

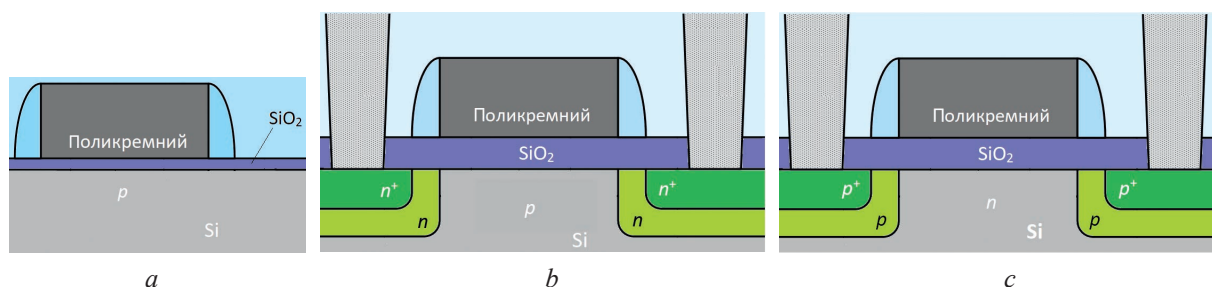


Рис. 1. Структура тестовых элементов: *a* – МОП-конденсатор; *b, c* – МОП-транзистор с каналом *n*- и *p*-типа соответственно

Fig. 1. Structure of test elements: *a* – MOSFET capacitor; *b, c* – MOSFET transistor with *n*- and *p*-type channels, respectively

Проверку на устойчивость слоев оксида кремния к термополевым испытаниям проводили на *p*-канальных транзисторах путем анализа изменений порогового напряжения на затворе при токе стока 100 нА (исток заземлен, напряжение исток-сток 0,1 В, напряжение затвор-исток изменяли от 0 до (–5) В с шагом (–0,1) В) после нагрева структуры до 200 °С, последующей ее выдержки для установки теплового баланса и подачи на затвор напряжения 9,5 В (сток и исток транзистора заземлены) в течение 5 мин, что обеспечивало напряженность электрического поля ~2,0 МВ/см. Заряд пробоя слоев оксида кремния определяли путем фиксирования заряда, прошедшего через диэлектрик, при пропускании через него постоянного тока. На основании полученных данных строили распределение Вейбулла и определяли пробой диэлектрика по его дефектам.

С использованием метода высокочастотных (ВЧ) ВФХ находили плотность фиксированного заряда в слоях оксида кремния тестовых МОП-конденсаторов. Измерения выполняли с помощью ВЧ-сигнала частотой 1 МГц, постоянное напряжение на структуре изменяли от (–5) до 5 В с шагом 0,1 В. Величину фиксированного заряда в оксидном слое извлекали из ВФХ встроенными программными средствами измерительного комплекса.

Результаты исследований и их обсуждение

Сравнительный анализ ВАХ МОП-транзисторов с нитридизированным подзатворным диэлектриком из оксида кремния и со слоями без обработки показал (рис. 2), что ИФО подзатворного диэлектрика в азоте приводит к уменьшению токов утечки затвора *n*-канального транзистора с 0,20 до 0,06 пА и с 0,70 до 0,10 пА для *p*-канального. При этом напряжение пробоя МОП-структуры с подзатворным диэлектриком из нитридизированного оксида кремния увеличивается в 1,05 раза по сравнению со структурами, изготовленными по стандартной (без нитридации) технологии. Такой результат объясняется перестройкой структуры оксида кремния и увеличением ее толщины за счет диссоциации группы ОН и образования связей кремния с азотом. Как показано в [6], ИФО в среде азота приводит к снижению заряда на границе раздела с кремнием, структурной перестройке и уплотнению оксидного слоя, а также к увеличению его толщины за счет образования связей N–Si.

Сравнение влияния нитридации ИФО в азоте на устойчивость подзатворного диэлектрика к термополевым испытаниям (табл. 1) показывает уменьшение сдвига порогового напряжения после проведения обработки от 1,3 до 1,6 раза для *p*- и *n*-канальных транзисторов соответственно. Полученный результат позволяет утверждать, что нитридизация подзатворного диэлектрика уменьшает плотность зарядовых состояний по сравнению со стандартным технологическим процессом, который вызывает их активацию.

Таблица 1. Сдвиг порогового напряжения МОП-транзисторов после термополевых испытаний
Table 1. Threshold voltage shift of MOSFETs after thermal field tests

Тип МОП-транзистора	Сдвиг порогового напряжения, мВ	
	Без нитридации	После нитридации
<i>n</i> -канальный	–0,40	–0,25
<i>p</i> -канальный	–0,70	–0,53

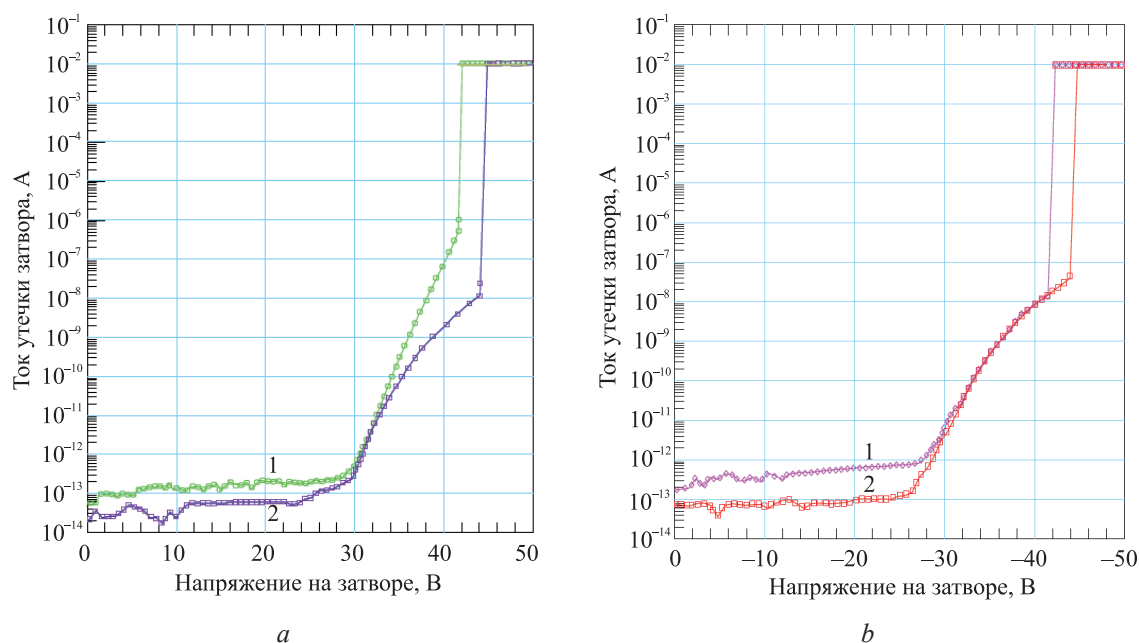


Рис. 2. Вольт-амперные характеристики МОП-транзисторов: *a, b* – с каналом *n*- и *p*-типа соответственно; 1, 2 – без нитридации и после нитридации подзатворного диэлектрика
Fig. 2. Current-voltage characteristics of MOSFETs: *a, b* – with *n*- and *p*-type channels, respectively; 1, 2 – without nitridation and after nitridation of the gate dielectric

Исследования величины заряда пробоя диэлектрика показали (табл. 2), что нитридизация ИФО в азотной атмосфере вызывает его увеличение на 9,16 % для *n*-канальных структур и на 13,67 % – для *p*-канальных. Это является прямым следствием уменьшения плотности структурных дефектов в оксидных слоях в результате нитридации за счет уплотнения их структуры и образования связей Si–N.

Таблица 2. Изменение заряда пробоя диэлектрика после нитридации
Table 2. Change in the breakdown charge of a dielectric after nitridation

Тип МОП-транзистора	Заряд пробоя диэлектрика, Кл/см ²	
	Без нитридации	После нитридации
<i>n</i> -канальный	9,17	10,01
<i>p</i> -канальный	13,09	14,88

Результаты исследований ВЧ ВФХ МОП-структур (табл. 3) подтверждают ранее сделанный вывод об уменьшении плотности фиксированного заряда в слоях оксида кремния в результате их нитридации ИФО в среде азота. Так, для толщины оксидного слоя 7,7 нм наблюдается уменьшение плотности зарядовых состояний в результате нитридации в 1,5 раза, а при толщине слоя оксида 35,0 нм нитридизация приводит к их четырехкратному уменьшению.

Таблица 3. Изменение плотности зарядовых состояний в слоях оксида кремния после нитридации
Table 3. Change in the density of charge states in silicon oxide layers after nitridation

Толщина оксидного слоя, нм	Плотность зарядовых состояний, см ⁻²	
	Без нитридации	После нитридации
7,7	$1,0 \cdot 10^{11}$	$6,6 \cdot 10^{10}$
35,0	$6,0 \cdot 10^{11}$	$1,5 \cdot 10^{11}$

Таким образом, нитридизация ИФО в среде азота слоев оксида кремния, полученных термическим окислением, улучшает электрофизические характеристики МОП транзисторных и конденсаторных структур КМОП интегральных схем: уменьшаются токи утечки подзатворного диэлектрика и увеличивается его напряжение пробоя, уменьшается плотность зарядовых состояний в оксидном слое и повышается его стойкость к термополевым испытаниям и заряду пробоя.

Заключение

1. Исследовано влияние нитридации слоев оксида кремния, используемых в элементной базе интегральных схем с комплементарной структурой металл–оксид–полупроводник, путем нагрева подложек в среде азота до температуры 1150 °С в течение 7 с импульсом некогерентного излучения постоянной мощности от кварцевых галогенных ламп, направленным на нерабочую сторону кремниевой подложки.

2. Показано, что нитридация приводит в результате перестройки структуры оксидного слоя, его уплотнения, а также уменьшения плотности зарядовых состояний от 1,5 до 4 раз к уменьшению тока утечки затвора в МОП-структурах от 3,3 до 7 раз, увеличению напряжения пробоя затвора в 1,05 раза, уменьшению сдвига порогового напряжения при термополевых испытаниях от 1,3 до 1,6 раза и к увеличению заряда пробоя на 9–13 %.

3. Полученные результаты могут быть использованы на предприятиях микроэлектронной отрасли при изготовлении изделий электронной техники с МОП-структурами.

Список литературы

1. Doering, R. Handbook of Semiconductor Manufacturing Technology, 2nd ed. / R. Doering, Y. Nishi. NY: CRC Press, 2007. <https://doi.org/10.1201/9781420017663>.
2. Improvement in Hot Carrier Lifetime as a Function of N₂ Ion Implantation Before Gate Oxide Growth in Deep Submicron NMOS Devices / F. J. Guarin [et al.] // IEEE Electron Device Letters. 1999. Vol. 20, No 12. P. 602–604. <https://doi.org/10.1109/55.806098>.
3. Adam, L.S. On Implant-Based Multiple Gate Oxide Schemes for System-On-Chip Integration / L. S. Adam, C. Bowen, M. E. Law // IEEE Transactions on Electron Devices. 2003. Vol. 50, No 3. P. 589–600. <https://doi.org/10.1109/TED.2003.810473>.
4. The Effects of Implanted Nitrogen on Diffusion of Boron and Evolution of Extended Defects / H. Park [et al.] // Materials Research Society Symposium Proceedings. 1997. Vol. 469. P. 425–430. <https://doi.org/10.1557/PROC-469-425>.
5. Pilipenko, V. A. Influence of Fast Thermal Treatment on the Electrophysical Properties of Silicon Dioxide / V. A. Pilipenko, V. A. Solodukha, V. A. Gorushko // Journal of Engineering Physics and Thermophysics. 2018. Vol. 91, No 5. P. 1337–1341. <https://doi.org/10.1007/s10891-018-1866-0>.
6. Ковальчук, Н. С. Влияние импульсной фотонной обработки в среде азота на оптические и электрофизические характеристики слоев двуокиси кремния и ее границы с кремнием / Н. С. Ковальчук, В. А. Пилипенко, Я. А. Соловьёв // Доклады БГУИР. 2025. Т. 23, № 3. С. 5–11. <http://dx.doi.org/10.35596/1729-7648-2025-23-3-5-11>.
7. Механизм нитридации слоев диоксида кремния при импульсной фотонной обработке в азотной атмосфере / В. А. Пилипенко [и др.] // Журнал Белорусского государственного университета. Физика. 2025. № 2. С. 68–79.
8. Ковальчук, Н. С. Влияние импульсной фотонной обработки в среде азота на надежность подзатворного оксида кремния, полученного пирогенным окислением / Н. С. Ковальчук, В. А. Пилипенко, Я. А. Соловьёв // Приборы и методы измерений. 2025. Т. 16, № 3. С. 275–280. <http://dx.doi.org/10.21122/2220-9506-2025-16-3-275-280>.
9. Белоус, А. И. Тестовые структуры в системах управления качеством интегральных микросхем / А. И. Белоус, А. В. Емельянов, Г. Г. Чигирь. Минск: Интегралполиграф, 2008.

Поступила 06.04.2026

Принята в печать 05.05.2026

References

1. Doering R., Nishi Y. (2007) *Handbook of Semiconductor Manufacturing Technology*, 2nd ed. NY, CRC Press Publ. <https://doi.org/10.1201/9781420017663>.
2. Guarin F. J., Rauch S. E., La Rosa G., Brelsford K. (1999) Improvement in Hot Carrier Lifetime as a Function of N₂ Ion Implantation Before Gate Oxide Growth in Deep Submicron NMOS Devices. *IEEE Electron Device Letters*. 20 (12), 602–604. <http://dx.doi.org/10.1109/55.806098>.
3. Adam L. S., Bowen C., Law M. E. (2003) On Implant-Based Multiple Gate Oxide Schemes for System-On-Chip Integration. *IEEE Transactions on Electron Devices*. 50 (3), 589–600. <http://dx.doi.org/10.1109/TED.2003.810473>.
4. Park H., Ilderem V., Jasper C., Kaneshiro M., Christiansens J., Jones K. S. (1997) The Effects of Implanted Nitrogen on Diffusion of Boron and Evolution of Extended Defects. *Materials Research Society Symposium Proceedings*. 469, 425–430. <http://dx.doi.org/10.1557/PROC-469-425>.

5. Pilipenko V. A., Solodukha V. A., Gorushko V. A. (2018) Influence of Fast Thermal Treatment on the Electrophysical Properties of Silicon Dioxide. *Journal of Engineering Physics and Thermophysics*. 91 (5), 1337–1341. <http://dx.doi.org/10.1007/s10891-018-1866-0>.
6. Kovalchuk N. S., Pilipenko V. A., Solovjov Ja. A. (2025) Effect of Pulsed Photon Processing in Nitrogen Ambient on Optical and Electrophysical Characteristics of Silicon Dioxide Layers of Its Boundaries with Silicon. *Doklady BGUIR*. 23 (3), 5–11. <http://dx.doi.org/10.35596/1729-7648-2025-23-3-5-11> (in Russian).
7. Pilipenko U. A., Kovalchuk N. S., Solovjov J. A., Shestovsky D. V., Anishchik V. M., Ponariadov V. V. (2025) Mechanism of Nitridisation of Silicon Dioxide Layers During Pulsed Photon Treatment in a Nitrogen Ambient. *Journal of the Belarusian State University. Physics*. (2), 68–73 (in Russian).
8. Kovalchuk N. S., Pilipenko V. A., Solovjov Ja. A. (2025) Effect of Pulsed Photon Processing in A Nitrogen Ambient on the Reliability of Gate Silicon Oxide Obtained by Pyrogenic Oxidation. *Devices and Methods of Measurements*. 16 (3), 275–280. <http://dx.doi.org/10.21122/2220-9506-2025-16-3-275-280> (in Russian).
9. Belous A. I., Emelyanov A. V., Chigir G. G. (2008) *Test Structures in Integrated Circuit Quality Management Systems*. Minsk, Integralpoligraf Publ.House (in Russian).

Received: 6 April 2026

Accepted: 5 May 2026

Вклад авторов / Authors' contribution

Авторы внесли равный вклад в написание статьи / The authors contributed equally to the writing of the article.

Сведения об авторах

Ковальчук Н. С., канд. техн. наук, доц., зам. ген. дир. – гл. инж., ОАО «ИНТЕГРАЛ» – управляющая компания холдинга «ИНТЕГРАЛ» (ОАО «ИНТЕГРАЛ»)

Шестовский Д. В., канд. физ.-мат. наук, вед. инж.-технол., ОАО «ИНТЕГРАЛ»

Соловьёв Я. А., д-р техн. наук, доц., зав. отрасл. лаб. новых технологий и материалов научно-технического центра, ОАО «ИНТЕГРАЛ»

Пилипенко В. А., чл.-кор. НАН Беларуси, д-р техн. наук, проф., зам. дир. по научному развитию Государственного центра «Белмикроанализ», ОАО «ИНТЕГРАЛ»

Адрес для корреспонденции

220108, Республика Беларусь,
Минск, ул. Казинца, 121а
ОАО «ИНТЕГРАЛ» –
управляющая компания холдинга «ИНТЕГРАЛ»
Тел.: +375 17 398-14-03
E-mail: jsolovjov@integral.by
Соловьёв Ярослав Александрович

Information about the authors

Kovalchuk N., Cand. Sci. (Tech.), Associate Professor, Deputy General Director – Chief Engineer, JSC “INTEGRAL” – Manager Holding Company “INTEGRAL” (JSC “INTEGRAL”)

Shestovsky D., Cand. Sci. (Phys. and Math.), Leading Process Engineer, JSC “INTEGRAL”

Solovjov Ja., Dr. Sci. (Tech.), Associate Professor, Head of the Industry Laboratory of New Technologies and Materials of the Scientific and Technical Center, JSC “INTEGRAL”

Pilipenko V., Corresponding Member of the National Academy of Sciences of Belarus, Dr. Sci. (Tech.), Professor, Deputy Director for Scientific Development of the State Center “Belmicroanalysis”, JSC “INTEGRAL”

Address for correspondence

220108, Republic of Belarus,
Minsk, Kazintsa St., 121a
JSC “INTEGRAL” –
Manager Holding Company “INTEGRAL”
Tel.: +375 17 398-14-03
E-mail: jsolovjov@integral.by
Solovjov Jaroslav