



<http://dx.doi.org/10.35596/1729-7648-2024-22-6-81-89>

Оригинальная статья  
Original paper

УДК 621.382

## КОНСТРУКТИВНЫЕ РЕШЕНИЯ ПРИБОРНЫХ СТРУКТУР БИПОЛЯРНЫХ ТРАНЗИСТОРОВ С ИЗОЛИРОВАННЫМ ЗАТВОРОМ И ВЕРТИКАЛЬНЫМ РАСПОЛОЖЕНИЕМ КАНАЛА

ЧОНГ ТХАНЬ НГУЕН<sup>1</sup>, ДАО ДИНЬ ХА<sup>2</sup>, И. Ю. ЛОВШЕНКО<sup>1</sup>, В. Р. СТЕМПИЦКИЙ<sup>1</sup>

<sup>1</sup>Белорусский государственный университет информатики и радиоэлектроники  
(г. Минск, Республика Беларусь)

<sup>2</sup>Вьетнамский государственный технический университет имени Ле Куи Дона (г. Ханой, Вьетнам)

Поступила в редакцию 03.09.2024

© Белорусский государственный университет информатики и радиоэлектроники, 2024  
Belarusian State University of Informatics and Radioelectronics, 2024

**Аннотация.** Представлены результаты компьютерного моделирования эксплуатационных характеристик приборных структур биполярного транзистора с изолированным затвором (англ. IGBT) и вертикальным расположением канала, сформированных в соответствии с технологиями Trench-IGBT, суперпереходной Trench-IGBT (SJ-IGBT), SJ-IGBT с глубокой канавкой (DT-SJ-IGBT), SJ-IGBT с плавающей  $p$ -областью (FP-SJ-IGBT) и Trench-IGBT со ступенчатым легированным коллектором. Рассмотрены особенности функционирования конструктивных решений такого биполярного транзистора. Исследована конструкция Trench-IGBT со ступенчатым легированным коллектором, которая обеспечивает уменьшение потерь при выключении.

**Ключевые слова:** биполярный транзистор с изолированным затвором, конструкция, технология изготовления, статические и динамические характеристики, компьютерное моделирование.

**Конфликт интересов.** Авторы заявляют об отсутствии конфликта интересов.

**Для цитирования.** Конструктивные решения приборных структур биполярных транзисторов с изолированным затвором и вертикальным расположением канала / Чонг Тхань Нгуен [и др.] // Доклады БГУИР. 2024. Т. 22, № 6. С. 81–89. <http://dx.doi.org/10.35596/1729-7648-2024-22-6-81-89>.

## DESIGN SOLUTIONS FOR DEVICE STRUCTURES OF BIPOLAR TRANSISTORS WITH AN INSULATED GATE AND A VERTICAL CHANNEL ARRANGEMENT

TRONG THANH NGUYEN<sup>1</sup>, DAO DINH HA<sup>2</sup>, IVAN YU. LOVSHENKO<sup>1</sup>,  
VIKTOR R. STEMPITSKY<sup>1</sup>

<sup>1</sup>Belarusian State University of Informatics and Radioelectronics (Minsk, Republic of Belarus)

<sup>2</sup>Le Quy Don University of Science and Technology (Hanoi, Vietnam)

Submitted 03.09.2024

**Abstract.** This work presents the results of computer simulations of the operational characteristics of vertical channel Insulated Gate Bipolar Transistor (IGBT) device structures designed according to the following technologies: Trench-IGBT, Superjunction Trench-IGBT (SJ-IGBT), Deep Trench SJ-IGBT (DT-SJ-IGBT), Floating  $p$ -region SJ-IGBT (FP-SJ-IGBT), and Step-Doped Collector Trench-IGBT. The operating principles of these insulated gate bipolar transistor design solutions are discussed. A particular focus is placed on the Step-Doped Collector Trench-IGBT structure, which demonstrates reduced switching losses.

**Keywords:** insulated gate bipolar transistor, device structure, fabrication technology, static and dynamic characteristics, computer simulation.

**Conflict of interests.** The authors declare no conflict of interests.

**For citation.** Trong Thanh Nguyen, Dao Dinh Ha, Lovshenko I. Yu., Stempitsky V. R. (2025) Design Solutions for Device Structures of Bipolar Transistors with an Insulated Gate and a Vertical Channel Arrangement. *Doklady BGUIR*. 22 (6), 81–89. <http://dx.doi.org/10.35596/1729-7648-2024-22-6-81-89> (in Russian).

## Введение

Среди современных приборов кремниевой силовой электроники можно выделить два типа: мощные полевые транзисторы (ПТ, англ. Metal-Oxide-Semiconductor Field-Effect Transistor, MOSFET), в которых в основном применяются технологии суперперехода (англ. Super Junction, SJ) SJ-MOSFET (или D-MOS) [1, 2], и биполярные транзисторы с изолированным затвором (БТИЗ, англ. Isolated Gate Bipolar Transistor, IGBT), сочетающие положительные свойства мощных полевых и биполярных транзисторов. БТИЗ представляет собой повторяющийся массив ячеек, расположенных в соответствии с топологическим решением [3].

Объем мирового рынка БТИЗ и ПТ в 2023 г. оценивался в 14,68 млрд долл. США и, по прогнозам, в течение 2024–2030 гг. он будет увеличиваться с годовым темпом прироста 12,2 % [4]. Расширение рынка обусловлено увеличивающимся внедрением электронных транспортных средств и гибридных электромобилей, которые нуждаются в эффективных решениях по управлению электропитанием. БТИЗ и ПТ играют важную роль в силовых агрегатах электромобилей, инверторах и зарядной инфраструктуре благодаря их способности выдерживать высокие напряжения и токи.

Необходимость создания новых перспективных конструктивных решений мощных полупроводниковых приборов стимулирует исследования в области внедрения новых конструкций, совершенствования технологических процессов изготовления и материалов структурных элементов. Улучшение структур БТИЗ направлено на повышение их быстродействия, предельных коммутируемых токов и напряжений. Одной из ключевых задач разработки БТИЗ является улучшение баланса между потерями при выключении  $E_{off}$  и падением напряжения в открытом состоянии  $V_{on}$ .

Традиционно изготавливаемые конструкции – стандартные эпитаксиальные технологии ПТ (англ. Punch Through) и NPT (англ. None Punch Through), обеспечивающие формирование приборных структур БТИЗ на объемном кремнии, практически полностью вытеснены новой структурой затвора – это биполярные транзисторы с изолированным затвором и вертикальным расположением канала (англ. Trench-IGBT). В таких структурах увеличение концентрации свободных носителей заряда в области  $N$ -базы вблизи эмиттера приводит к снижению падения напряжения в открытом состоянии [5]. К недостаткам данной конструкции можно отнести наличие высокой емкости затвора, что сказывается на быстродействии [6].

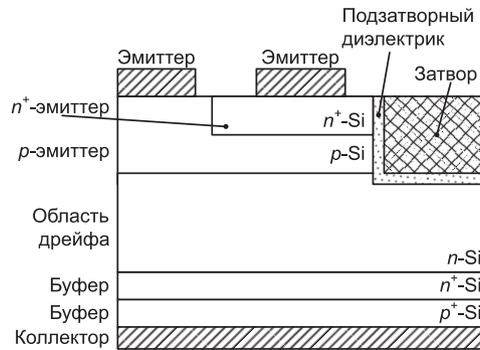
В настоящее время предложено множество усовершенствований для уменьшения токов утечки, падения напряжения во включенном состоянии. Одно из них – применение технологии SJ, которая позволяет преодолеть ограничения кремния. Эта концепция впервые была представлена в 1997 г. [7]. В сравнении с обычными БТИЗ с полевым запирающим (англ. Field Stop, FS) [8, 9], суперпереходные БТИЗ (SJ-IGBT) демонстрируют превосходный компромисс между указанными выше параметрами [8, 10]. Однако у стандартного SJ-IGBT значение  $V_{on}$  велико и сильно зависит от концентрации легирующих примесей [11, 12]. Один из методов уменьшения  $V_{on}$  – применение SJ-IGBT с плавающей  $p$ -областью, размещенной под затвором (технология FP-SJ-IGBT) [13], что препятствует прямому перемещению дырок через  $p$ -область в эмиттер и усиливает эффект модуляции проводимости. Однако потенциал плавающей  $p$ -области под канавочным затвором будет увеличиваться с ростом обратного напряжения  $U_{к.обр}$  на коллекторе, что существенно снижает напряжение пробоя  $V_B$ . Конструкции, сформированные по технологии TFS (англ. Trench Field Stop) с дрейфовой областью суперперехода, позволяют изменить конфигурацию электрического поля в структуре и оптимизировать распределение носителей, что улучшает напряжение пробоя в закрытом состоянии и снижает потери энергии в открытом/переключающем состоянии [14].

Цель исследований авторов статьи – анализ существующих конструктивных решений БТИЗ, сформированных по технологии SJ-IGBT, обеспечивающих наилучшее соотношение значений параметров  $E_{off}$ ,  $V_{on}$  и  $V_B$ .

### Приборные структуры

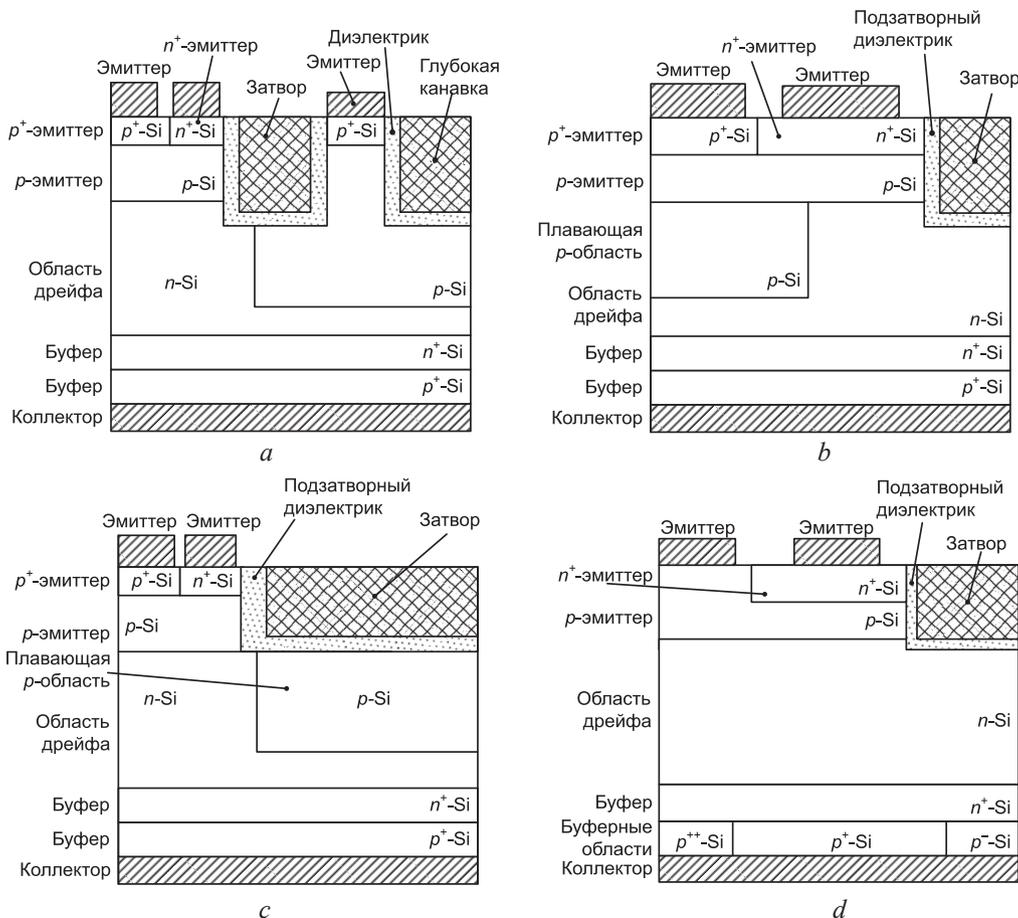
Рассмотрим пять конструктивных решений приборных структур БТИЗ, соответствующих технологиям:

- Trench-IGBT – структура № 1 (рис. 1);
- суперпереходной Trench-IGBT с глубокой канавкой (Deep Trench SJ-IGBT, DT-SJ-IGBT) – № 2 (рис. 2, *a*);
- SJ-IGBT – № 3 (рис. 2, *b*);
- SJ-IGBT с плавающей *p*-областью (Floating *p*-region, FP-SJ-IGBT) – № 4 (рис. 2, *c*);
- Trench-IGBT со ступенчатым легированным коллектором – № 5 (рис. 2, *d*).



**Рис. 1.** Базовая приборная структура биполярного транзистора с изолированным затвором и вертикальным расположением канала (структура № 1)

**Fig. 1.** Basic device structure of a vertical channel insulated gate bipolar transistor (structure No 1)



**Рис. 2.** Конструктивные решения биполярного транзистора с изолированным затвором и вертикальным расположением канала для приборных структур: *a* – № 2; *b* – №3; *c* – № 4; *d* – № 5

**Fig. 2.** Design solutions of a bipolar transistor with an insulated gate and a vertical channel arrangement for device structures: *a* – No 2; *b* – No 3; *c* – No 4; *d* – No 5

Получайка приборной структуры № 1 состоит из эпитаксиального слоя кремния толщиной 100 мкм со сформированной активной областью, шаг ячейки – 3 мкм. В качестве подзатворного диэлектрика применен оксид кремния толщиной 100 нм.

Структура № 2 (рис. 2, *a*) отличается наличием глубокой канавки. Между затвором и глубокой канавкой находится  $p^+$ -область ( $p^+$ -Si), которая соединена с эмиттером. Данное конструктивное решение позволяет сократить инжекцию носителей заряда эмиттером. В выключенном состоянии такая  $p$ -область способствует более быстрому рассасыванию неосновных носителей заряда (дырок), находящихся в области дрейфа.

Структура № 3 (рис. 2, *b*) представляет собой обычную конструкцию SJ-IGBT [9]. Область дрейфа структуры разделена на две –  $p$ - и  $n$ -типа проводимости, чередующиеся друг с другом. При этом  $p$ -область расположена со стороны эмиттера.

Структура № 4 (рис. 2, *c*) отличается от № 3 расположением плавающей  $p$ -области под затвором. Такое конструктивное решение усиливает эффект модуляции проводимости и снижает падение напряжения в открытом состоянии  $V_{on}$ .

В структуре № 5 (рис. 2, *d*) значения уровня легирования и толщины области дрейфа аналогичны показателям для структуры № 1. Область коллектора разделена на три секции:  $p^{++}$ -коллектор,  $p^+$ -коллектор и  $p^-$ -коллектор. Секция с более высокой концентрацией лежит под контактами к эмиттеру, а с более низкой – под затвором. Наличие слаболегированной секции коллектора увеличивает скорость рекомбинации за счет инжекции меньшего количества носителей заряда, что приводит к сокращению времени жизни носителей. Этот эффект дополнительно улучшает процесс выключения для предлагаемого устройства. Следовательно, потери при выключении  $E_{off}$  уменьшатся, а напряжение пробоя увеличится. В то же время инжектируемые дополнительные неосновные носители заряда из области  $p^{++}$ -коллектора в область дрейфа поддерживают высокую относительно структуры № 1 плотность тока.

В табл. 1 представлены основные конструктивные параметры рассматриваемых приборных структур.

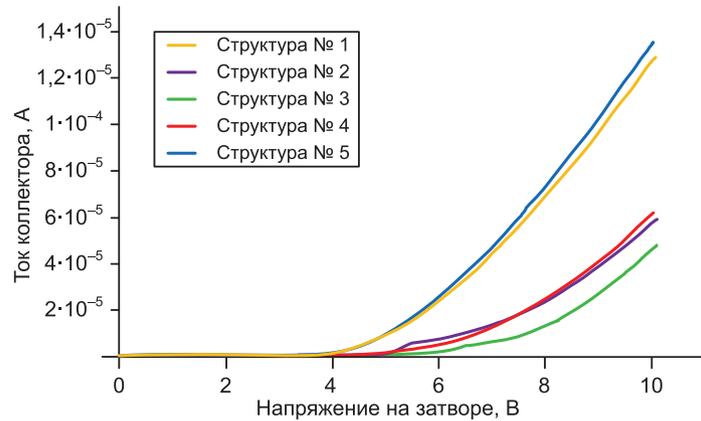
**Таблица 1.** Основные конструктивные параметры приборных структур  
**Table 1.** Main design parameters of instrument structures

Параметр	Структура				
	№ 1	№ 2	№ 3	№ 4	№ 5
Глубина затвора, мкм	4	4	4	4	4
Глубина канавки, мкм	–	–	–	4	–
Ширина между затвором канавки и глубиной канавки, мкм	–	0,8	–	–	–
Длина канала, мкм	1,5	1,5	1,5	1,5	1,5
Толщина оксида, мкм	0,1	0,1	0,1	0,1	0,1
Концентрация $p^+$ -коллектора, $\text{см}^{-3}$	$10^{19}$	$10^{19}$	$10^{19}$	$10^{19}$	$p^{++}: 2 \cdot 10^{19}$ $p^+: 10^{19}$ $p^-: 10^{17}$
Концентрация $n^+$ -эмиттера, $\text{см}^{-3}$	$10^{19}$	$10^{19}$	$10^{19}$	$10^{19}$	$10^{19}$
Концентрация $n$ -буфера, $\text{см}^{-3}$	$10^{17}$	$10^{17}$	$10^{17}$	$10^{17}$	$10^{17}$

### Результаты исследований

Эксплуатационные характеристики исследовались посредством компьютерного моделирования в программных продуктах приборно-технологического моделирования [15–17]. Эффективная ширина устройства была принята 1 мкм.

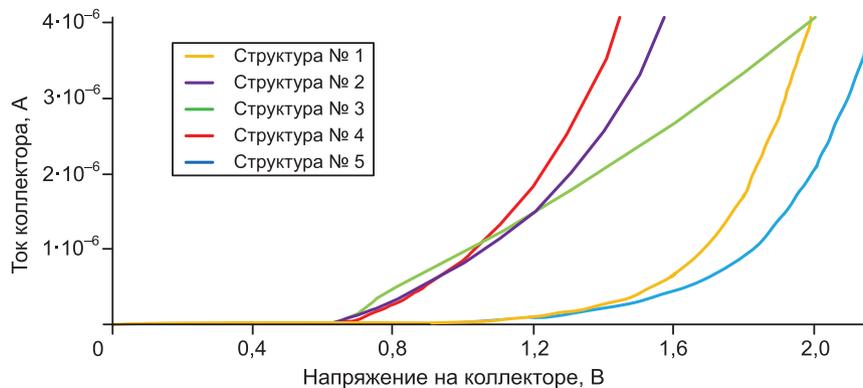
На рис. 3 представлены зависимости тока коллектора  $I_k$  от напряжения на затворе  $U_3$  при напряжении на коллекторе  $U_k = 15$  В для рассматриваемых структур. Структуры № 1 и 5 имеют почти одинаковые и гораздо большие токи (превышают более чем в два раза), чем № 2–4. У структуры № 3 самый низкий ток. Пороговое напряжение  $U_{пор}$  приборных структур № 1 и 5 практически одинаково – 3,00 В, структур № 2 и 4 – 4,09 В и 4,15 В соответственно, структуры № 3 – 4,55 В.



**Рис. 3.** Зависимость тока коллектора от напряжения на затворе при напряжении на коллекторе 15 В для рассматриваемых структур

**Fig. 3.** Dependence of collector current on gate voltage at collector voltage of 15 V for the structures under consideration

На рис. 4 показаны зависимости тока коллектора  $I_k$  от напряжения на коллекторе  $U_k$  при напряжении на затворе  $U_3 = 15$  В. Предположим, что устройство находится во включенном состоянии, если плотность тока коллектора  $J_k$  достигает  $100$  А/см<sup>2</sup>, что соответствует току коллектора  $I_k = 4 \cdot 10^{-6}$  А. Тогда падения напряжений во включенном состоянии  $V_{on}$  для структур № 1–5 соответственно равны 2,00, 1,55, 2,02, 1,48 и 2,15 В. Значение  $V_{on}$  для структуры № 3 велико, поскольку плавающая  $p$ -область напрямую подключена к эмиттеру. Падение напряжения  $V_{on}$  для структур № 2 и 4 практически одинаково.



**Рис. 4.** Зависимость тока коллектора от напряжения на коллекторе при напряжении на затворе 15 В для рассматриваемых структур

**Fig. 4.** Dependence of collector current on collector voltage at gate voltage of 15 V for the structures under consideration

На рис. 5 изображены форма управляющего входного импульса, подаваемого на затвор, и временная диаграмма тока коллектора  $I_k$ . Потери при выключении  $E_{off}$  при напряжении на коллекторе  $U_k = 2,3$  В для приборных структур № 1–5 соответственно равны 89,36, 189,12, 60,97, 246,67 и 57,27 мкВт. Структура № 5 имеет самые низкие потери выключения.

На рис. 6 показаны зависимость тока коллектора  $I_k$  от обратного напряжения на коллекторе  $U_{к.обр}$  при напряжении на затворе  $U_3 = 0$  В и профиль электрического поля в области эмиттера ( $x = 1$  мкм) при пробое. Распределение электрического поля для структур № 2 и 3 более равномерное, что приводит к самому высокому напряжению пробоя  $V_{проб} = 1495$  В. Структура № 4 имеет более низкое напряжение пробоя ( $V_{проб} = 1210$  В) из-за того, что потенциал плавающей  $p$ -области будет увеличиваться с ростом обратного напряжения на коллекторе  $U_k$ . Напряжения пробоя структур № 1 и 5 составляют 1100 и 15 200 В соответственно.

Для приборной структуры № 5 дополнительно проводилось исследование распределения скорости рекомбинации вдоль границы раздела коллектор/ $n$ -буфер и концентрации дырок в области дрейфа. Различие в инжекции неосновных носителей заряда изменяло скорость рекомбинации

в слое  $n$ -буфера (рис. 7). Линия разреза проведена вдоль границы раздела коллектор/ $n$ -буфер ( $y = 99,25$  мкм). В диапазоне координат  $x$  от 0 до 0,25 мкм наблюдалось снижение скорости рекомбинации из-за присутствия области  $p^{++}$ -коллектора. С другой стороны, присутствие области  $p$ -коллектора в диапазоне координат  $x = 2,75-3,00$  мкм увеличивало скорость рекомбинации.

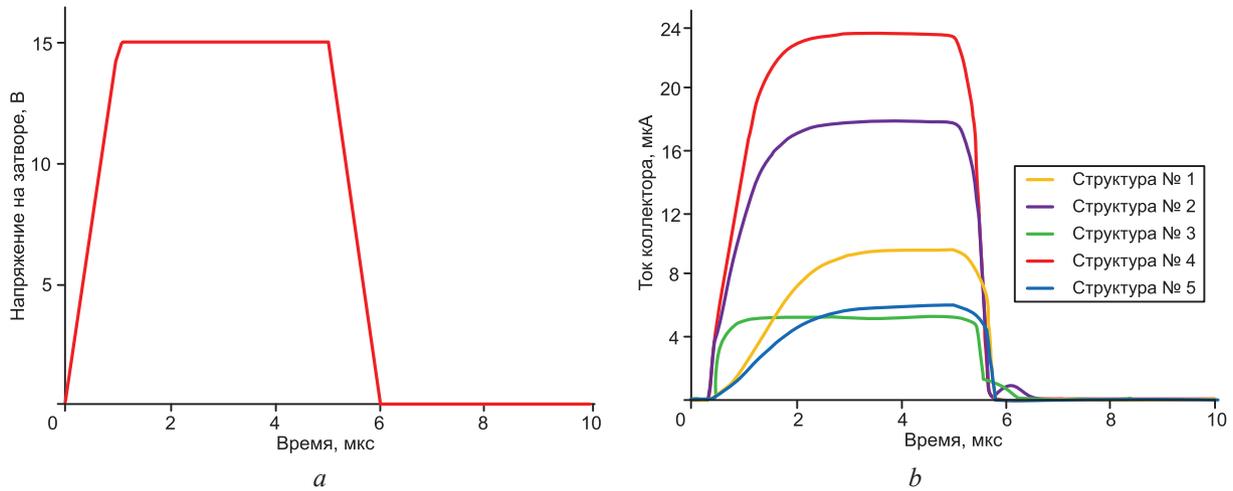


Рис. 5. Форма управляющего входного импульса, подаваемого на затвор (а), и временная диаграмма тока коллектора (b) для рассматриваемых структур

Fig. 5. Input gate drive waveform (a) and collector current transient response for the simulated structures (b)

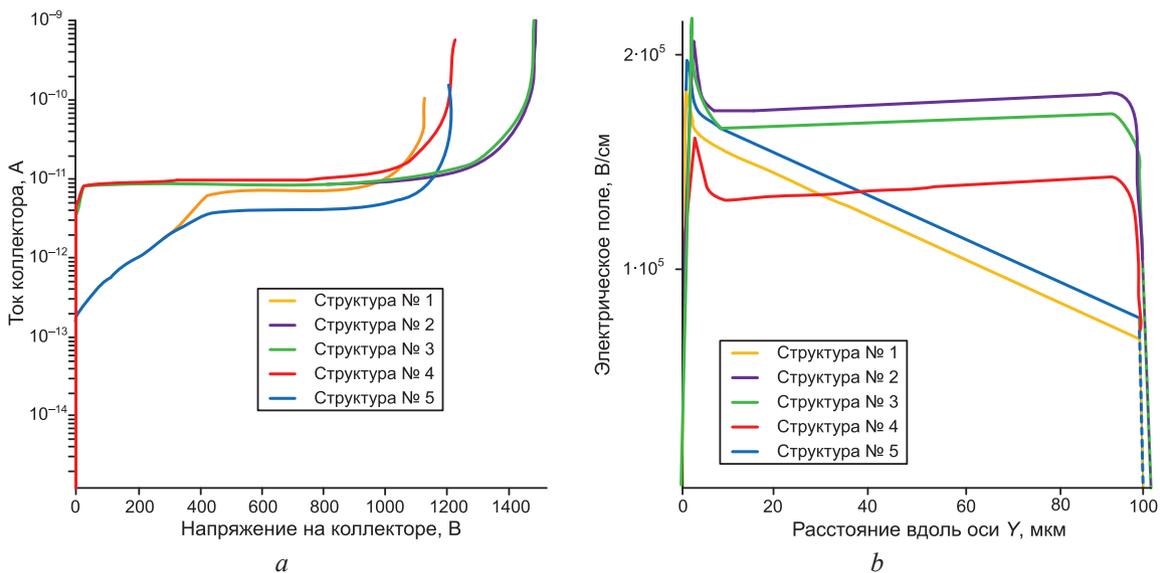


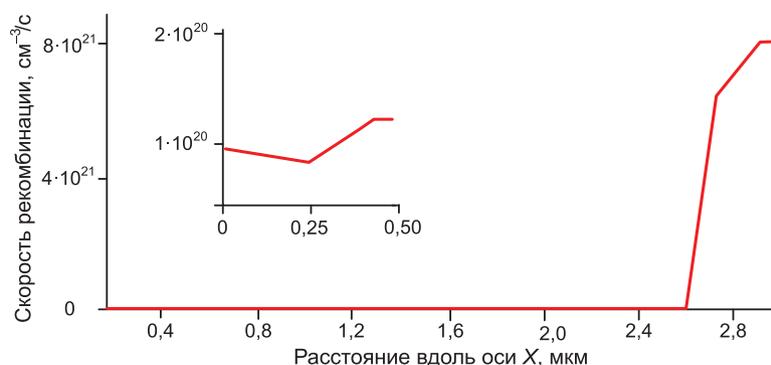
Рис. 6. Зависимость тока коллектора от обратного напряжения на коллекторе

при напряжении на затворе 0 В (а) и профиль электрического поля в области эмиттера при пробое (b)

Fig. 6. Dependence of the collector current on the reverse voltage on the collector

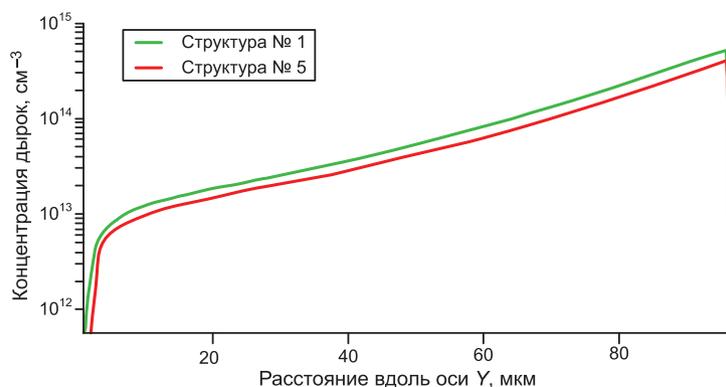
at a gate voltage of 0 V (a) and the electric field profile in the emitter region during breakdown (b)

Таким образом, избыточная инжекция неосновных носителей заряда из области  $p^{++}$ -коллектора компенсирует меньший вклад заряда, обусловленный областью  $p$ -коллектора. Можно сделать вывод, что  $p^{++}$ - и  $p$ -коллекторы совместно инжектируют примерно одинаковое количество неосновных носителей заряда в дрейфовую область по сравнению со структурой № 1. Этот вывод дополнительно подтверждается анализом сравнения концентрации дырок в дрейфовой области (концентрация дырок для включенного состояния (при напряжении на затворе, равном увеличенному на 1 В значению порогового напряжения, и напряжении на коллекторе  $U_k = 1$  В) показана на рис. 8). На рис. 8 видно, что концентрация дырок в структурах № 1 и 5 примерно одинакова (отклонение не более 2 %). В результате разница в токе через устройство является незначительной.



**Рис. 7.** Распределение скорости рекомбинации вдоль границы раздела коллектор/*n*-буфер в приборной структуре № 5

**Fig. 7.** Recombination rate distribution along the collector/*n*-buffer interface in structure No 5



**Рис. 8.** Концентрация дырок в дрейфовой области во включенном состоянии для структур № 1 и 5

**Fig. 8.** Concentration of holes in the drift region in the on state for structures No 1 and 5

В табл. 2 представлены основные параметры приборных структур БТИЗ, полученные в результате компьютерного моделирования.

**Таблица 2.** Основные параметры приборных структур биполярного транзистора с изолированным затвором и вертикальным расположением канала

**Table 2.** Main parameters of the device structures of a bipolar transistor with an insulated gate and a vertical channel arrangement

Параметр	Структура				
	№ 1	№ 2	№ 3	№ 4	№ 5
Максимальный ток коллектора $I_k$ при напряжениях на затворе $U_3 = 10$ В и коллекторе $U_k = 15$ В, А	0,00013	$6 \cdot 10^{-5}$	$6 \cdot 10^{-5}$	$4 \cdot 10^{-5}$	0,00014
Падение напряжения во включенном состоянии $V_{on}$ при $J_k = 100$ А/см <sup>2</sup> , В	2,00	1,55	2,00	1,48	2,15
Потери при переключении $E_{off}$ при напряжении на стоке 2,3 В, мкВт	89,36	189,12	60,97	246,67	57,27
Напряжение пробоя $V_{проб}$ , В	1100	1495	1495	1250	1200

## Заключение

Посредством систем приборно-технологического моделирования проведено исследование эксплуатационных характеристик конструктивных решений биполярного транзистора с изолированным затвором и вертикальным расположением канала. Несмотря на довольно большое значение показателя падения напряжения во включенном состоянии  $V_{on}$  (относительно структур № 2 и 4) и среднее значение величины напряжения пробоя  $V_{проб}$  (относительно структур № 2 и 3), наиболее перспективной из рассматриваемых можно считать структуру № 5 – Trench-IGBT со ступенчатым легированным коллектором. Такая структура позволяет коммутировать боль-

шие токи и обеспечивает минимальные потери при выключении. Очевидно, что оптимизация конструктивных параметров и режимов технологических операций должна быть направлена на устранение указанных недостатков.

### Список литературы

1. Хэнкок, Д. Ключевые моменты при выборе Super-Junction MOSFET / Д. Хэнкок // Электронные компоненты. 2011. № 2. С. 66–72.
2. Iannuzzo, F. *Modern Power Electronic Devices: Physics, Applications, and Reliability* / F. Iannuzzo. UK: Institution of Engineering and Technology, 2020.
3. A Review of Power Electronic Devices for Heavy Goods Vehicles Electrification: Performance and Reliability / O. Alatise [et al.] // *Energies*. 2023. Vol. 16, No 11.
4. Raje, K. IGBT and Super Junction MOSFET / K. Raje // *Market Report 2024 (Global Edition)*.
5. Baliga, B. J. *Fundamentals of Power Semiconductor Devices* / B. J. Baliga // Springer Science & Business Media. 2010.
6. A Simulation Study on a Novel Trench SJIGBT / B. Wang [et al.] // *Journal of Semiconductors*. 2012. Vol. 33, No 11.
7. Fujihira, T. Theory of Semiconductor Superjunction Devices / T. Fujihira // *Japanese Journal of Applied Physics*. 1997. Vol. 36, No 10R.
8. The Field Stop IGBT (FS IGBT). A New Power Device Concept with a Great Improvement Potential / T. Laska [et al.] // *12<sup>th</sup> International Symposium on Power Semiconductor Devices & ICs. Proceedings*. 2000. P. 355–358.
9. A Simulation Study on Novel Field Stop IGBTs Using Superjunction / K.-H. Oh [et al.] // *IEEE Transactions on Electron Devices*. 2006. Vol. 53, No 4. P. 884–890.
10. Semiconductor Device: U.S. Patent 6111289, Apr. 29, 2000 / F. Udrea.
11. The Soft Punchthrough Superjunction Insulated Gate Bipolar Transistor: A High Speed Structure with Enhanced Electron Injection / M. Antoniou [et al.] // *IEEE Transactions on Electron Devices*. 2011. Vol. 58, No 3. P. 769–775.
12. Antoniou, M. The Superjunction Insulated Gate Bipolar Transistor Optimization and Modeling / M. Antoniou, F. Udrea, F. Bauer // *IEEE Transactions on Electron Devices*. 2010. Vol. 57, No 3. P. 594–600.
13. The Semi-Superjunction IGBT / M. Antoniou [et al.] // *IEEE Electron Device Letters*. 2010. Vol. 31, No 6. P. 591–593.
14. A Novel TFS-IGBT with a Super Junction Floating Layer / J. Ye [et al.] // *Journal of Semiconductors*. 2010. Vol. 31, No 11.
15. Silvaco [Electronic Resource]. Mode of access: <http://silvaco.com/>. Date of access: 22.11.2024.
16. Synopsys [Electronic Resource]. Mode of access: <https://synopsys.com/>. Date of access: 22.11.2024.
17. Cogenda [Electronic Resource]. Mode of access: <https://cogenda.com/>. Date of access: 22.11.2024.

### References

1. Hancock D. (2011) Key Points When Selecting a Super-Junction MOSFET. *Electronic Components*. (2), 66–72 (in Russian).
2. Iannuzzo F. (2020) *Modern Power Electronic Devices: Physics, Applications, and Reliability*. UK, Institution of Engineering and Technology.
3. Alatise O., Deb A., Bashar E., Gonzalez J. O., Jahdi S., Issa W. (2023) A Review of Power Electronic Devices for Heavy Goods Vehicles Electrification: Performance and Reliability. *Energies*. 16 (11).
4. Raje K. (2024) IGBT and Super Junction MOSFET. *Market Report 2024 (Global Edition)*.
5. Baliga B. J. (2010) *Fundamentals of Power Semiconductor Devices*. Springer Science & Business Media.
6. Wang B., Tan J., Zhang W., Chu W., Zhu Y. (2012) A Simulation Study on a Novel Trench SJIGBT. *Journal of Semiconductors*. 33 (11).
7. Fujihira T. (1997) Theory of Semiconductor Superjunction Devices. *Japanese Journal of Applied Physics*. 36 (10R).
8. Laska T., Munzer M., Pfirsch F., Scaeffler C., Schmidt T. (2000) The Field Stop IGBT (FS IGBT). A New Power Device Concept with a Great Improvement Potential. *12<sup>th</sup> International Symposium on Power Semiconductor Devices & ICs. Proceedings*. 355–358.
9. Oh K.-H., Lee J., Lee K.-H., Kim Y. C., Yun C. (2006) A Simulation Study on Novel Field Stop IGBTs Using Superjunction. *IEEE Transactions on Electron Devices*. 53 (4), 884–890.
10. Udrea F. (2000) *Semiconductor Device*. U.S. Patent 6111289.
11. Antoniou M., Udrea F., Bauer F., Nistor I. (2011) The Soft Punchthrough Superjunction Insulated Gate Bipolar Transistor: A High Speed Structure with Enhanced Electron Injection. *IEEE Transactions on Electron Devices*. 58 (3), 769–775.

12. Antoniou M., Udrea F., Bauer F. (2010) The Superjunction Insulated Gate Bipolar Transistor Optimization and Modeling. *IEEE Transactions on Electron Devices*. 57 (3), 594–600.
13. Antoniou M., Udrea F., Bauer F., Nistor I. (2010) The Semi-Superjunction IGBT. *IEEE Electron Device Letters*. 31 (6), 591–593.
14. Ye J., Fu D., Luo B., Zhao Y., Qiao M., Zhang B. (2010) A Novel TFS-IGBT with a Super Junction Floating Layer. *Journal of Semiconductors*. 31 (11).
15. *Silvaco*. Available: <http://silvaco.com/> (Accessed 22 November 2024).
16. *Synopsys*. Available: <https://synopsys.com/> (Accessed 22 November 2024).
17. *Cogenda*. Available: <https://cogenda.com/> (Accessed 22 November 2024).

#### Вклад авторов / Authors' contribution

Авторы внесли равный вклад в написание статьи / The authors contributed equally to the writing of the article.

#### Сведения об авторах

**Чонг Тхань Нгуен**, асп. каф. микро- и нанoeлектро-  
ники, Белорусский государственный университет  
информатики и радиоэлектроники (БГУИР)

**Дао Динь Ха**, канд. тех. наук, преп. каф. микропро-  
цессорной техники, Вьетнамский государственный  
технический университет имени Ле Куй Дона

**Ловшенко И. Ю.**, зав. науч.-исслед. лаб. «Компью-  
терное проектирование микро- и нанoeлектронных  
систем» (НИЛ 4.4), БГУИР

**Стемпичский В. Р.**, канд. тех. наук, доц., проректор  
по научной работе, науч. рук. НИЛ 4.4, БГУИР

#### Адрес для корреспонденции

220013, Республика Беларусь,  
г. Минск, ул. П. Бровки, 6  
Белорусский государственный университет  
информатики и радиоэлектроники  
Тел.: +375 17 293-88-90  
E-mail: [lovshenko@bsuir.by](mailto:lovshenko@bsuir.by)  
Ловшенко Иван Юрьевич

#### Information about the authors

**Trong Thanh Nguyen**, Postgraduate at the Department  
of Micro- and Nanoelectronics, Belarusian State Uni-  
versity of Informatics and Radioelectronics (BSUIR)

**Dao Dinh Ha**, Cand. of Sci., Lecturer at the Department  
of Microprocessor Engineering, Le Quy Don Universi-  
ty of Science and Technology

**Lovshenko I. Yu.**, Head of the R&D Lab. “Comput-  
er-Aided Design of Micro- and Nanoelectronic Sys-  
tems” (Lab 4.4), BSUIR

**Stempitsky V. R.**, Cand. of Sci., Associate Professor,  
Vice-Rector for Academic Affairs, Adviser of the Re-  
search Lab 4.4, BSUIR

#### Address for correspondence

220013, Republic of Belarus,  
Minsk, P. Brovki St., 6  
Belarusian State University  
of Informatics and Radioelectronics  
Тел.: +375 17 293-88-90  
E-mail: [lovshenko@bsuir.by](mailto:lovshenko@bsuir.by)  
Lovshenko Ivan Yur'evich